

75700/

BEST AVAILABLE COPY

PAT-NO: JP02002026335A

DOCUMENT-IDENTIFIER: JP 2002026335 A

TITLE: THIN FILM TRANSISTOR AND METHOD OF
MANUFACTURING THE
SAME

PUBN-DATE: January 25, 2002

INVENTOR-INFORMATION:

NAME	COUNTRY
YAEGASHI, HIROYUKI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
FUJITSU LTD	N/A

APPL-NO: JP2000212266

APPL-DATE: July 13, 2000

FILE

INT-CL (IPC): H01L029/786, G02F001/1368 , H01L021/28

ABSTRACT:

PROBLEM TO BE SOLVED: To enable at least either the gate electrode or the source.drain electrode to be formed of Al and high-melting metal so as to decrease thin film transistor resistance and to prevent a high-resistance layer from being formed by mutual diffusion caused by heat at an interface between Al and high-melting metal, where the thin film transistor is mainly used as a switching device of a liquid crystal display device.

SOLUTION: At least, either the gate electrode or the source.drain electrode is of laminated structure composed of an Al film 33a, an oxygen-containing Al film 33b, and a Ti film 33c. The oxygen-containing Al film 33b is formed by a

method wherein Al is sputtered in an atmosphere that contains 20% or more oxygen. The oxygen-containing Al film 33b functions as a diffusion preventing layer, and mutual diffusion is prevented from occurring between the Al film 33a and the Ti film 33c even at a temperature at which a gate insulating film 34 is formed.

COPYRIGHT: (C) 2002, JPO

(11)特許出願公開番号
特開2002-26335
(P2002-26335A)

(43)公開日 平成14年1月25日(2002.1.25)

(51)Int.Cl. ⁷	識別記号	F I	テークアウト*(参考)	
H 0 1 L 29/786		H 0 1 L 21/28	3 0 1 L	2 H 0 9 2
G 0 2 F 1/1368		29/78	6 1 7 L	4 M 1 0 4
H 0 1 L 21/28	3 0 1	G 0 2 F 1/136	5 0 0	5 F 1 1 0
		H 0 1 L 29/78	6 1 6 U	
			6 1 6 V	

審査請求 未請求 請求項の数5 OL (全 12 頁) 最終頁に続く

(21)出願番号	特願2000-212266(P2000-212266)	(71)出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中4丁目1番 1号
(22)出願日	平成12年7月13日(2000.7.13)	(72)発明者	八重樫 裕之 神奈川県川崎市中原区上小田中4丁目1番 1号 富士通株式会社内
		(74)代理人	100091672 弁理士 岡本 啓三

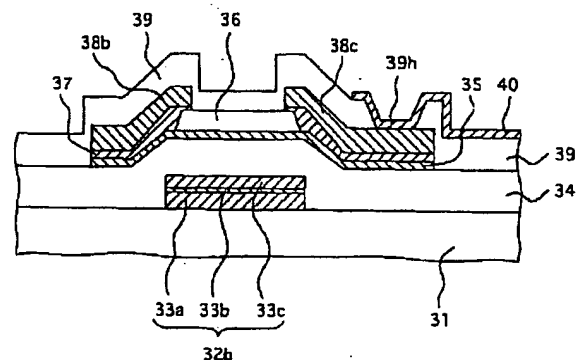
最終頁に続く

(54) 【発明の名称】 薄膜トランジスタ及びその製造方法

(57) 【要約】

【課題】 主に液晶表示装置のスイッチング素子として使用される薄膜トランジスタにおいて、抵抗値を低減するためにゲート電極及びソース・ドレイン電極の少なくとも一方をA1と高融点金属とで構成し、且つ、A1と高融点金属との界面での熱による相互拡散に起因する高抵抗層の発生を防止する。

【解決手段】 ゲート電極及びソース・ドレイン電極の少なくとも一方を、A1膜33aと、酸素を含んだA1膜33bと、Ti膜33cとの積層構造とする。酸素を含んだA1膜33bは、例えば酸素ガスを20%以上の比率で含む雰囲気中でA1をスパッタリングすることにより形成する。この酸素を含むA1膜33bが拡散防止層として機能し、ゲート絶縁膜34を形成するときの温度でも、A1膜33aとTi膜33cとの間の相互拡散が防止される。



- | | |
|------------------|-------------|
| 31: ガラス基板 | 34: ゲート絶縁膜 |
| 32a: ゲートバスライン | 38b: ドレイン電極 |
| 33a: Al 膜 | 38c: ソース電極 |
| 33b: 酸素を含んだ Al 膜 | 39: 保護絶縁膜 |
| 33c: Ti 膜 | 40: 画素電極 |

【特許請求の範囲】

【請求項1】 基板上のゲート電極、半導体層及びソース・ドレイン電極により構成された薄膜トランジスタにおいて、

前記ゲート電極及び前記ソース・ドレイン電極の少なくとも一方が、アルミニウム又はアルミニウム合金からなる第1の層と、高融点金属からなる第2の層と、前記第1の層と前記第2の層との間に挟まれた酸素を含む中間層との積層構造を有することを特徴とする薄膜トランジスタ。

【請求項2】 基板上のゲート電極、半導体層及びソース・ドレイン電極により構成された薄膜トランジスタの製造方法において、

前記ゲート電極及び前記ソース・ドレイン電極の少なくとも一方を、

アルミニウム又はアルミニウム合金をスパッタリングしてアルミニウム又はアルミニウム合金からなる第1の層を形成する工程と、

酸素ガスを20%以上の比率で含む雰囲気中で前記第1の層の上にアルミニウム、アルミニウム合金及び高融点金属からなる群から選択されたいずれか1種の金属をスパッタリングして酸素を含む中間層を形成する工程と、前記中間層の上に高融点金属をスパッタリングして高融点金属からなる第2の層を形成する工程とにより作製することを特徴とする薄膜トランジスタの製造方法。

【請求項3】 基板上のゲート電極、半導体層及びソース・ドレイン電極により構成された薄膜トランジスタの製造方法において、

前記ゲート電極及び前記ソース・ドレイン電極の少なくとも一方を、

アルミニウム又はアルミニウム合金をスパッタリングしてアルミニウム又はアルミニウム合金からなる第1の層を形成する工程と、

酸素を含む雰囲気中で前記第1の層の表面を酸化させて酸化膜からなる中間層を形成する工程と、

前記第1の層の上に高融点金属をスパッタリングして高融点金属からなる第2の層を形成する工程とにより作製することを特徴とする薄膜トランジスタの製造方法。

【請求項4】 絶縁基板上に形成された複数本のゲートバスラインと、前記絶縁基板上に前記ゲートバスラインと交差する方向に形成された複数本のデータバスラインと、前記ゲートバスラインと前記データバスラインとにより区画される各画素領域にそれぞれ形成された薄膜トランジスタ及び画素電極とを有する液晶表示装置において、

前記ゲートバスライン及び前記データバスラインの少なくとも一方は、アルミニウム又はアルミニウム合金からなる第1の層と、高融点金属からなる第2の層と、前記第1の層と前記第2の層との間に挟まれた酸素を含む中間層との積層構造を有することを特徴とする液晶表示装

置。

【請求項5】 絶縁基板上にアルミニウム又はアルミニウム合金からなる第1の層を形成する工程と、

前記第1の層の上に酸素を含む中間層を形成する工程と、

前記中間層の上に高融点金属からなる第2の層を形成する工程と、

前記第1の層、前記中間層及び前記第2の層の積層膜をパターニングして、ゲート電極及びゲートバスラインを形成する工程と、

前記ゲート電極及び前記ゲートバスラインの上にゲート絶縁膜を形成する工程と、

前記ゲート絶縁膜上に薄膜トランジスタの活性層、ソース電極、ドレイン電極及びデータバスラインを形成する工程と、

前記絶縁基板の上側全面に保護絶縁膜を形成する工程と、

前記保護絶縁膜の上に透明導電体膜を形成し、この透明導電体膜をパターニングして画素電極を形成する工程とを有することを特徴とする液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタ（Thin Film Transistor：以下、TFTともいう）及びその製造方法に関し、特に大型・高精細の液晶表示装置のスイッチング素子として好適な薄膜トランジスタ及びその製造方法に関する。

【0002】

【従来の技術】液晶表示装置は、薄くて軽量であるとともに低電圧で駆動できて消費電力が少ないという長所があり、各種電子機器に広く使用されている。特に、画素毎にTFTが設けられたアクティブマトリクス方式の液晶表示装置は、表示品質の点でもCRT（Cathode-Ray Tube）に匹敵するほど優れている。このため、アクティブマトリクス方式の液晶表示装置は、携帯テレビやパーソナルコンピュータ等のディスプレイにも使用されている。

【0003】一般的なTN（Twisted Nematic）型液晶表示装置は、2枚の透明ガラス基板の間に液晶を封入した構造を有している。それらのガラス基板の相互に対向する2つの面（対向面）のうち、一方の面側にはブラックマトリクス、カラーフィルタ及び対向電極等が形成され、また他方の面側にはTFT及び画素電極等が形成されている。更に、各ガラス基板の対向面と反対側の面には、それぞれ偏光板が取り付けられている。これらの2枚の偏光板は、例えば偏光板の偏光軸が互いに直交するように配置され、これによれば、電界をかけない状態では光を透過し、電界を印加した状態では遮光するモード、すなわちノーマリーホワイトモードとなる。また、2枚の偏光板の偏光軸が平行な場合には、電界をかけ

い状態では光を遮断し、電界を印加した状態では透過するモード、すなわちノーマリーブラックモードとなる。以下、TFT及び画素電極等が形成された基板をTFT基板と呼び、カラーフィルタ及び対向電極が形成された基板をCF基板と呼ぶ。

【0004】図1は液晶表示装置のTFT基板を示す平面図である。また、図2は図1のA-A線による断面図であり、従来の逆スタガー型TFTの構造を示している。TFT基板には、図1に示すように、複数本のゲートバスライン12aと、複数本のデータバスライン18aが形成されている。ゲートバスライン12a及びデータバスライン18aは直角に交差しており、これらのゲートバスライン12a及びデータバスライン18aにより区画された各矩形の領域がそれぞれ画素となっている。各画素にはTFT25と画素電極20とが形成されている。TFT25のゲート電極12bはゲートバスライン12aに接続され、ドレイン電極18bはデータバスライン18aに接続されている。また、TFT25のソース電極18cはコンタクト孔19hを介して画素電極20に接続されている。

【0005】図2の断面図を参照して、TFT基板の構成をより詳細に説明する。ガラス基板11上には、ゲートバスライン12a及びゲート電極12bが形成されている。これらのゲートバスライン12a及びゲート電極12bは、基板11上に形成された絶縁膜(ゲート絶縁膜)14に覆われている。ゲート絶縁膜14の上の所定領域には、TFT25の活性層となるアモルファスシリコン膜15が形成されている。そして、このアモルファスシリコン膜15の上には、SiNのような絶縁材料からなるチャネル保護膜16が形成されている。

【0006】チャネル保護膜16の両側には、それぞれアモルファスシリコン膜15と接続したn⁺型アモルファスシリコン膜(オーミックコンタクト層)17が形成されており、このn⁺型アモルファスシリコン膜17の上には、データバスライン18a、TFT25のドレイン電極18b及びソース電極18cが形成されている。

【0007】これらのデータバスライン18a、ドレイン電極18b及びソース電極18cは、保護絶縁膜19に覆われている。この保護絶縁膜19の上には、ITOからなる画素電極20が形成されている。画素電極20は、保護絶縁膜19に形成されたコンタクト孔19hを介してTFT25のソース電極18cと電気的に接続されている。そして、画素電極20は、ポリイミド等からなる配向膜(図示せず)に覆われている。

【0008】ところで、ゲートバスライン12a及びゲート電極12bは、ゲート絶縁膜14の形成時に300℃以上の高温に加熱されるためヒロック発生に対する耐熱性が要求される。また、ゲートバスライン12aは、その端部の端子部分でITO膜と接続されるため、ITO膜に対するコンタクト抵抗が低いことが要求される。

このため、従来は、ゲートバスライン12a及びゲート電極12bの材料として、半導体装置の配線材料として一般的に使用されているAl(アルミニウム又はアルミニウム合金:以下、同じ)ではなく、Cr(クロム)等の高融点金属が使用されている。

【0009】

【発明が解決しようとする課題】近年、液晶表示装置大型化及び高精細化に伴って、ゲートバスライン12aの幅が狭く、配線長が長くなる傾向にある。しかし、大型・高精細の液晶表示装置のゲートバスライン及びゲート電極をCr等の高融点金属により形成すると、抵抗値が高くなってスイッチング不良が発生する。

【0010】このような問題点を回避するために、ゲートバスライン及びゲート電極を、Al膜とTi又はMo等の高融点金属膜との積層構造にすることがある。しかし、逆スタガー型TFTの場合、ゲート絶縁膜形成時に300℃以上の温度となるため、Al膜と高融点金属との積層構造では、Al膜と高融点金属膜との界面で相互拡散が起こって高抵抗層が生じてしまう。この高抵抗層のために、Alを使用しているのにもかかわらず、ゲートバスラインの抵抗値を十分に小さくすることができない。

【0011】Alと高融点金属との相互拡散を防止するために、Al膜と高融点金属膜との間に窒化チタン(TiN)膜を形成する方法もある。しかし、窒化物は物性的に安定であって拡散による高抵抗層が生じないものの、膜荒れが生じるためゲート絶縁膜の絶縁性が妨げられてしまうという欠点がある。本発明の目的は、Alと高融点金属との界面での相互拡散に起因する高抵抗層の発生を防止し、且つ膜荒れを回避できる薄膜トランジスタ及びその製造方法を提供することである。

【0012】

【課題を解決するための手段】上記した課題は、基板上のゲート電極、半導体層及びソース・ドレイン電極により構成された薄膜トランジスタにおいて、前記ゲート電極及び前記ソース・ドレイン電極の少なくとも一方が、アルミニウム又はアルミニウム合金からなる第1の層と、高融点金属からなる第2の層と、前記第1の層と前記第2の層との間に挟まれた酸素を含む中間層との積層構造を有することを特徴とする薄膜トランジスタにより解決する。

【0013】また、上記した課題は、基板上のゲート電極、半導体層及びソース・ドレイン電極により構成された薄膜トランジスタの製造方法において、前記ゲート電極及び前記ソース・ドレイン電極の少なくとも一方を、アルミニウム又はアルミニウム合金をスパッタリングしてアルミニウム又はアルミニウム合金からなる第1の層を形成する工程と、酸素ガスを20%以上の比率で含む雰囲気中で前記第1の層の上にアルミニウム、アルミニウム合金及び高融点金属からなる群から選択されたいず

れか1種の金属をスパッタリングして酸素を含む中間層を形成する工程と、前記中間層の上に高融点金属をスパッタリングして高融点金属からなる第2の層を形成する工程とにより作製することを特徴とする薄膜トランジスタの製造方法により解決する。

【0014】本願発明者らは、Al膜と高融点金属膜との間の相互拡散を回避すべく種々実験検討を行った結果、Al膜と高融点金属膜との間に酸素を含む膜を形成すればよいとの知見を得た。また、酸素ガス比率が20%以上の雰囲気中でAlをスパッタリングして形成した

10 酸素を含むAl膜は、高温でアニールするとシート抵抗が低下することも判明している。

【0015】図3は横軸にAl膜及びTi膜の成膜中の雰囲気中の酸素ガス比率（但し、残部はArガス）をと

り、縦軸にシート抵抗をとって、成膜直後におけるAl/Ti積層膜のシート抵抗と、ゲート絶縁膜形成時と同等の温度条件（350℃で1時間）でアニールした後のAi/Ti積層膜のシート抵抗値を、4端子法で測定した結果を示す図である。

20 【0016】この図3から明らかなように、酸素ガス比率が20%未満のときは、アニール後の積層膜のシート抵抗値はアニール前に比べて増加するが、酸素ガス比率が20%を超えると、アニール後の積層膜のシート抵抗値はアニール前に比べて減少する。また、アニール後の積層膜は表面の膜荒れもなく、積層膜の上に絶縁膜を形成しても絶縁性が妨げられることもない。

【0017】そこで、本発明においては、ゲート電極及びソース・ドレイン電極の少なくとも一方が、Al（アルミニウム又はアルミニウム合金）からなる第1の層と、高融点金属からなる第2の層と、これらの第1の層及び第2の層の間に挟まれた酸素を含む中間層との積層構造とする。これにより、熱によってAl膜（第1の層）と高融点金属膜（第2の層）との間に高抵抗層が形成されることを回避できる。

【0018】なお、酸素を含む層とは、金属中に酸素が含まれた状態であればよく、必ずしも酸化した状態に限らない。但し、酸素を含む層により、Al膜と高融点金属膜との間の導電性が損なわれないことが必要である。酸素を含む層の厚さは2nm以上であることが好ましい。高融点金属としては、例えばTi（チタン）、Mo（モリブデン）、Cr（クロム）、Ta（タンタル）及びW（タングステン）からなる群から選択されたいずれか1種の金属又はその合金を使用することができる。

【0019】

【発明の実施の形態】以下、本発明の実施の形態について、添付の図面を参照して説明する。

（第1の実施の形態）図4は本発明の第1の実施の形態の薄膜トランジスタを適用したTN型液晶表示装置の断面図、図5は同じくその液晶表示装置のTFT基板の平面図、図6は図5のB-B線によるTFT部分の拡大断

面図である。

【0020】液晶表示装置は、図4に示すように、TFT基板30と、CF基板50と、これらのTFT基板30及びCF基板50の間に封入された液晶49とにより構成されている。TFT基板30には、図5に示すように、複数本のゲートバスライン32a及び複数本のデータバスライン38aが形成されている。ゲートバスライン32a及びデータバスライン38aは直角に交差しており、これらのゲートバスライン32a及びデータバスライン38aにより区画された各矩形領域がそれぞれ画素となっている。各画素には、透明の画素電極40と、TFT45とが形成されている。TFT45のゲート電極32bはゲートバスライン32aに接続され、ドレイン電極38bはデータバスライン38aに接続されている。また、TFT45のソース電極38cは、コンタクト孔39hを介して画素電極40に接続されている。

【0021】図6のTFT部分の断面図を参照して、TFT基板30の構成をより詳細に説明する。ガラス等の透明絶縁体からなる基板（以下、ガラス基板という）31上には、第1配線層として、ゲートバスライン32a及びゲート電極32bが形成されている。これらのゲートバスライン32a及びゲート電極32bは、下からAl膜（第1の層）33a、酸素を含むAl膜（中間層）33b及びTi膜（第2の層）33cの3層構造になっており、酸素を含むAl膜33bが拡散防止層として機能する。

【0022】これらのゲートバスライン32a及びゲート電極32bは、基板31上に形成された絶縁膜（ゲート絶縁膜）34に覆われている。ゲート絶縁膜34の上の所定領域（ゲート電極32bの上方）には、TFT45の活性層となるアモルファスシリコン膜35が形成されている。そして、このアモルファスシリコン膜35の上には、SiNのような絶縁材料からなるチャネル保護膜36が形成されている。

【0023】チャネル保護膜36の両側には、それぞれアモルファスシリコン膜35と接続したn⁺型アモルファスシリコン膜（オーミックコンタクト層）37が形成されており、これらのn⁺型アモルファスシリコン膜37の上には、第2配線層として、データバスライン38a、TFT45のドレイン電極38b及びソース電極38cが形成されている。

【0024】これらのデータバスライン38a、ドレイン電極38b及びソース電極38cは、保護絶縁膜39に覆われている。この保護絶縁膜39の上には、ITOからなる画素電極40が形成されている。画素電極40は、保護絶縁膜39に形成されたコンタクト孔39hを介してTFT45のソース電極38cと電気的に接続されている。そして、画素電極40は、図4に示すように配向膜41に覆われている。

【0025】配向膜41は例えばポリイミドにより形成

され、その表面には電圧を印加したときの液晶分子の配向方向を決定するために、配向処理が施されている。配向処理の代表的な方法としては、布製のローラーにより配向膜41の表面を一方方向に擦るラビング法が知られている。一方、CF基板50は、図4に示すように、ガラス基板51と、ガラス基板51の下面側に形成されたブラックマトリクス52、カラーフィルタ53、対向電極54及び配向膜55により構成されている。

【0026】ブラックマトリクス52は、例えばCr等の金属材料により、TFT基板30のゲートバスライン32a、データバスライン38a及びTFT45の形成領域を遮光するように形成されている。カラーフィルタ53には、赤色(R)、緑色(G)及び青色(B)の3種類があり、1つの画素電極40にいずれか1色のカラーフィルタ53が対向している。

【0027】カラーフィルタ53の下には、ITOからなる透明対向電極54が形成されている。この対向電極54の下には、例えばポリイミドからなる配向膜55が形成されている。この配向膜55の表面にも配向処理が施されている。図7～図11は、本実施の形態の薄膜トランジスタの製造方法を工程順に示す断面図である。

【0028】まず、図7(a)に示すように、スパッタリング装置のチャンバ内にガラス基板31を入れ、チャンバ内にArガスを140sccmの流量で導入しながらAlをスパッタリングして、ガラス基板31上にAl膜(第1の層)33aを約100nmの厚さに形成する。その後、同じチャンバ内にArガスを127sccm、酸素を54sccmの流量で導入しながらAlを反応性スパッタリング法によりスパッタリングして、酸素を含むAl膜(中間層)33bを約5nmの厚さに形成する。

【0029】次いで、真空を破らずに別のチャンバにガラス基板31を移送する。そして、チャンバ内にArガスを140sccmの流量で導入しながらTiをスパッタリングして、Ti膜(第2の層)33cを50nmの厚さに形成する。次に、Ti膜33cの上にホトレジスト膜を塗布し、露光及び現像処理を施して、図7(b)に示すように、ホトレジスト膜51を所定の形状にパターンニングする。その後、図7(c)に示すように、ホトレジスト膜51をマスクにして、塩素系ガスを用いた反応性イオンエッチングを施し、Ti膜33c、酸素を含むAl膜33b及びAl膜33aを一括してエッチングすることにより、ゲート電極32bを形成する。

【0030】次に、図8(a)に示すように、レジスト膜51を除去する。そして、図8(b)に示すように、CVD法により、ゲート絶縁膜34として窒化シリコン(SiN)膜を形成する。このとき、ガラス基板31の温度が300℃以上となるが、本実施の形態では、Al膜33aとTi膜33cとの間に酸素を含むAl膜33bが形成されているので、この膜が拡散防止層として機

能し、AlとTiとの相互拡散が防止され、高抵抗層の生成が回避される。

【0031】その後、CVD法により、ゲート絶縁膜34の上にTFT45の活性層となるアモルファスシリコン膜35を形成し、更にその上にチャネル保護膜36となる窒化シリコン膜36xを形成する。そして、窒化シリコン膜36xの上にホトレジスト膜を塗布し、露光及び現像処理を施して、図8(c)に示すように、所望のチャネル保護膜の形状にホトレジスト膜52をパターンニングする。

【0032】次いで、レジスト膜52をマスクにして窒化シリコン膜36xをエッチングし、図9(a)に示すようにチャネル保護膜36を形成する。その後、レジスト膜52を除去する。次に、図9(b)に示すように、CVD法により、オーミックコンタクト層となるn⁺型アモルファスシリコン膜37をガラス基板31の上側全面に形成した後、スパッタリング法により、Ti、Al、Tiをこの順番で連続的に成膜して導電膜38xを形成する。

【0033】次に、ホトリソグラフィにより、図9(c)に示すように導電膜38x、n⁺型アモルファスシリコン膜37及びアモルファスシリコン膜35をパターンニングして、データバスライン38a、ドレイン電極38b及びソース電極38cを形成する。その後、図10(a)に示すように、CVD法により、ガラス基板31の上側全面に窒化シリコンを堆積することにより、保護絶縁膜39を形成する。そして、図10(b)に示すように、保護絶縁膜39に、ソース電極38cに到達するコンタクト孔39hを形成する。このとき同時に、ゲートバスライン32a及びデータバスライン38aの端部の端子部分が露出する開口部(図示せず)も形成する。

【0034】次いで、図11(a)に示すように、ガラス基板31の上側全面にITOをスパッタリングして、ITO膜40xを形成する。そして、図11(b)に示すように、ITO膜40xをパターンニングして、画素電極40と、ゲートバスライン32a及びデータバスライン38aの端部の端子部分を覆うカバー膜(図示せず)とを形成する。その後、画素電極40の上を覆う配向膜41を、ポリイミド等により形成する。これにより、TFT基板が完成する。

【0035】本実施の形態では、ゲートバスライン32a及びゲート電極32bが、Al膜33aと、拡散防止層として機能する酸素を含むAl膜33bと、高融点金属からなるTi膜33cとの3層構造を有しているのので、ゲート絶縁膜34の形成工程において、300℃以上の温度に加熱されても、Al膜33aとTi膜33cとの間に高抵抗層が形成されることが回避される。これにより、本実施の形態の液晶表示装置は、ゲートバスラインの抵抗値が小さくなる。

【0036】上記の方法により実際に15インチXGA(1024×768ドット)型の液晶表示装置を作製して、ゲートバスラインの抵抗値を測定し、従来構造の液晶表示装置のゲートバスラインの抵抗値と比較した。その結果、従来構造の液晶表示装置では、ゲートバスラインの抵抗値が18kΩであったものが、本実施の形態の構造では14.7kΩと低くすることができた。但し、ゲートバスラインの幅は8μm、長さは304mmである。

【0037】なお、上記実施の形態では、ゲート絶縁膜形成時の熱の影響を受けるゲートバスライン32a及びゲート電極32bに本発明を適用し、データバスライン38a、ドレイン電極38b及びソース電極38cは、Ti/Al/Tiの積層構造としている。これらのデータバスライン38a、ドレイン電極38b及びソース電極38cの上の保護絶縁膜39は比較的低い温度で形成するので、データバスライン38a、ドレイン電極38b及びソース電極38cをTi/Al/Tiの積層構造としても、AlとTiとの相互拡散による高抵抗層が発生しにくい。しかし、データバスライン38a、ドレイン電極38b及びソース電極38cも、ゲートバスライン32a及びゲート電極32bと同様に、Al膜と高融点金属膜との間に酸素を含む膜を挟んだ構造としてもよい。

【0038】また、上記実施の形態では第2の層をTiにより形成したが、Ti(チタン)、Mo(モリブデン)、Cr(クロム)、Ta(タンタル)及びW(タングステン)からなる群から選択されたいずれか1種の金属、又はその合金により形成してもよい。

(第2の実施の形態)図12は本発明の第2の実施の形態の薄膜トランジスタの形成方法を示す断面図である。

【0039】まず、図12(a)に示すように、スパッタリング装置のチャンバ内にガラス基板31を配置し、チャンバ内にArガスを140sccmの流量で導入しながらAlをスパッタリングし、厚さが約100nmのAl膜(第1の層)33aを成膜する。その後、真空を破らずに別のチャンバにガラス基板31を移送し、チャンバ内にArガスを127sccm、酸素を54sccmの流量で導入しながら反応性スパッタリング法によりTiをスパッタリングし、酸素を含むTi層(中間層)33dを約5nmの厚さに成膜する。

【0040】次いで、同一のチャンバにて、Arガスを140sccmの流量で導入した雰囲気中でTiをスパッタリングして、Ti膜(第2の層)33cを約50nmの厚さに成膜する。次に、Ti膜33cの上にホトレジスト膜を塗布し、露光及び現像処理を施して、図12(b)に示すように、ホトレジスト膜51を所定のパターンにパターンニングする。その後、図12(c)に示すように、ホトレジスト膜51をマスクにして、塩素系ガスを用いた反応性イオンエッチングを施し、Ti膜33

c、酸素を含むTi膜33d及びAl膜33aを一括してエッチングすることにより、ゲート電極32bを形成する。

【0041】以後の工程は第1の実施の形態と同様であるので、ここでは説明を省略する。本実施の形態においては、酸素を含むTi膜33dが拡散防止層として機能し、ゲート絶縁膜形成時にAl膜33aとTi膜33cとの間の相互拡散が防止される。これにより、本発明においても、第1の実施の形態と同様の効果を得ることができる。

【0042】なお、上記実施の形態では中間層及び第2の層をTiのスパッタリングで形成したが、Ti(チタン)、Mo(モリブデン)、Cr(クロム)、Ta(タンタル)及びW(タングステン)からなる群から選択されたいずれか1種の金属、又はその合金をスパッタリングして形成してもよい。

(第3の実施の形態)以下、第3の実施の形態について説明する。本実施の形態が第1の実施の形態と異なる点は、ゲートバスライン及びゲート電極の形成方法が異なることにあり、その他の構成は基本的に第1の実施の形態と同様であるので、重複する部分の説明は省略する。

【0043】図13は薄膜トランジスタの製造装置を示すブロック図である。この装置は、搬入室61、基板待機室62、Al成膜室(第1室)63、ベント処理室(第2室)64、Ti成膜室(第3室)65、基板取り出し室66及びトランスファー室67により構成されている。各室61〜67は扉で仕切られている。また、各室61〜67はいずれも排気装置に接続され、各部屋を個別に排気にすることができるようになっている。

【0044】以下、上述の装置を使用した薄膜トランジスタの製造方法について説明する。まず、基板待機室62、Al成膜室63、ベント処理室64、Ti成膜室65、取り出し室66及びトランスファー室67の各室内のエアを十分に排気する。次に、搬入室61にガラス基板を入れた後、搬入室61内を十分排気する。そして、搬入室61からトランスファー室67を介して基板待機室62に基板を移送する。そして、ガラス基板を基板待機室62からトランスファー室67を介してAl成膜室63に移送する。

【0045】次に、Al成膜室63では、Arガスを140sccmの流量で導入しながらAlをスパッタリングして、基板上にAl膜(第1の層)を約100nmの厚さに形成する。その後、ガラス基板を、Al成膜室63からトランスファー室67を介してベント処理室64に移送する。ベント処理室64では、ガラス基板が室内に移送されると、室内に大気を導入する。これにより、Al膜の表面に自然酸化膜(中間層)が形成される。

【0046】このようにしてAl膜の表面に自然酸化膜が形成された後、ベント処理室64内を再びを真空状態にする。そして、ガラス基板を、ベント処理室64から

トランスファー室67を介してTi成膜室65に移送する。Ti成膜室64では、Arガスを140sccmの流量で導入しながらTiをスパッタリングして、Ti膜(第2の層)を50nmの厚さに成膜する。これにより、Al膜とTi膜との間に自然酸化膜を挟んだ構造の積層膜が形成される。

【0047】次に、ガラス基板を、Ti成膜室65からトランスファー室67を介して取り出し室に移送する。その後、トランスファー室67と取り出し室66との間の扉を閉めた後、取り出し室66を大気圧にして、ガラス基板を取り出す。次いで、Al膜、自然酸化膜及びTi膜の3層構造の積層膜をホトリソグラフィによりパターンニングして、ゲートバスライン及びゲート電極を形成する。その後の工程は第1の実施の形態と同様であるので、ここでは説明を省略する。

【0048】本実施の形態によれば、ゲートバスライン及びゲート電極をAl膜、自然酸化膜及びTi膜の3層構造としているので、自然酸化膜によりAl膜とTi膜との間の熱による相互拡散が防止される。これにより、低抵抗の電極配線を得ることができる。なお、上記の第1〜第3の実施の形態では、本発明をTN型液晶表示装置に適用した場合について説明したが、これにより本発明の適用範囲がTN型液晶表示装置に限定されるものではなく、本発明は例えばIPS(In-Plane Switching)型液晶表示装置及びMVA(Multi-domain Vertical Alignment)型液晶表示装置等の液晶表示装置や、その他の薄膜トランジスタを使用した電子機器に適用することができる。

【0049】(付記1)基板上のゲート電極、半導体層及びソース・ドレイン電極により構成された薄膜トランジスタにおいて、前記ゲート電極及び前記ソース・ドレイン電極の少なくとも一方が、アルミニウム又はアルミニウム合金からなる第1の層と、高融点金属からなる第2の層と、前記第1の層と前記第2の層との間に挟まれた酸素を含む中間層との積層構造を有することを特徴とする薄膜トランジスタ。

【0050】(付記2)前記中間層は、酸素を含むアルミニウム、酸素を含むアルミニウム合金及び酸素を含む高融点金属のうちのいずれか1種により構成されていることを特徴とする付記1に記載の薄膜トランジスタ。

(付記3)前記高融点金属は、Ti(チタン)、Mo(モリブデン)、Cr(クロム)、Ta(タンタル)及びW(タングステン)からなる群から選択されたいずれか1種の金属、又はその合金であることを特徴とする付記1に記載の薄膜トランジスタ。

【0051】(付記4)基板上のゲート電極、半導体層及びソース・ドレイン電極により構成された薄膜トランジスタの製造方法において、前記ゲート電極及び前記ソース・ドレイン電極の少なくとも一方を、アルミニウム又はアルミニウム合金をスパッタリングして、アルミニ

ウム又はアルミニウム合金からなる第1の層を形成する工程と、酸素ガスを20%以上の比率で含む雰囲気中で前記第1の層の上にアルミニウム、アルミニウム合金及び高融点金属からなる群から選択されたいずれか1種の金属をスパッタリングして、酸素を含む中間層を形成する工程と、前記中間層の上に高融点金属をスパッタリングして、高融点金属からなる第2の層を形成する工程とにより作製することを特徴とする薄膜トランジスタの製造方法。

10 【0052】(付記5)基板上のゲート電極、半導体層及びソース・ドレイン電極により構成された薄膜トランジスタの製造方法において、前記ゲート電極及び前記ソース・ドレイン電極の少なくとも一方を、アルミニウム又はアルミニウム合金をスパッタリングしてアルミニウム又はアルミニウム合金からなる第1の層を形成する工程と、酸素を含む雰囲気中で前記第1の層の表面を酸化させて酸化膜からなる中間層を形成する工程と、前記第1の層の上に高融点金属をスパッタリングして高融点金属からなる第2の層を形成する工程とにより作製することを特徴とする薄膜トランジスタの製造方法。

20 【0053】(付記6)絶縁基板上に形成された複数本のゲートバスラインと、前記絶縁基板上に前記ゲートバスラインと交差する方向に形成された複数本のデータバスラインと、前記ゲートバスラインと前記データバスラインとにより区画される各画素領域にそれぞれ形成された薄膜トランジスタ及び画素電極とを有する液晶表示装置において、前記ゲートバスライン及び前記データバスラインの少なくとも一方は、アルミニウム又はアルミニウム合金からなる第1の層と、高融点金属からなる第2の層と、前記第1の層と前記第2の層との間に挟まれた酸素を含む中間層との積層構造を有することを特徴とする液晶表示装置。

30 【0054】(付記7)絶縁基板上にアルミニウム又はアルミニウム合金からなる第1の層を形成する工程と、前記第1の層の上に酸素を含む中間層を形成する工程と、前記中間層の上に高融点金属からなる第2の層を形成する工程と、前記第1の層、前記中間層及び前記第2の層の積層膜をパターンニングして、ゲート電極及びゲートバスラインを形成する工程と、前記ゲート電極及び前記ゲートバスラインの上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に薄膜トランジスタの活性層、ソース電極、ドレイン電極及びデータバスラインを形成する工程と、前記絶縁基板の上側全面に保護絶縁膜を形成する工程と、前記ソース電極の上方、並びに前記ゲートガスライン及び前記ドレインバスラインの各端子の上方の前記絶縁膜を除去する工程と、前記保護絶縁膜の上に透明導電体膜を形成し、この透明導電体膜をパターンニングして画素電極を形成する工程とを有することを特徴とする液晶表示装置の製造方法。

50 【0055】(付記8)前記酸素を含む中間層は、酸素

ガスを20%以上含む雰囲気中で、アルミニウム、アルミニウム合金及び高融点金属からなる群から選択されたいずれか1種の金属をスパッタリングして形成することを特徴とする付記7に記載の液晶表示装置の製造方法。
 (付記9) 前記酸素を含む中間層は、前記アルミニウム又はアルミニウム合金膜の表面を自然酸化させて形成することを特徴とする付記7に記載の液晶表示装置の製造方法。

【0056】

【発明の効果】以上説明したように、本発明の薄膜トランジスタによれば、ゲート電極及びソース・ドレイン電極の少なくとも一方が、アルミニウム又はアルミニウム合金からなる第1の層と、高融点金属からなる第2の層と、第1及び第2の層の間に挟まれた酸素を含む中間層との積層構造を有しているので、アルミニウム膜と高融点金属膜との間に高抵抗層が形成されることがなく、膜荒れもない。従って、本発明の薄膜トランジスタを液晶表示装置のスイッチング素子として使用すれば、大型・高精細の液晶表示装置が実現される。

【0057】また、本発明の薄膜トランジスタの製造方法によれば、酸素ガスを20%以上の比率で含む雰囲気中でA1又は高融点金属をスパッタリングして拡散防止層として機能する中間層を形成するので、A1膜と高融点金属膜との間の相互拡散を防止することができる。また、拡散防止層として自然酸化膜を使用した場合も同様である。

【図面の簡単な説明】

【図1】図1は、液晶表示装置のTFT基板を示す平面図である。

【図2】図2は図1のA-A線による断面図であり、従来の逆スタガー型TFTの構造を示している。

【図3】図3は、成膜中の雰囲気中の酸素ガス比率と、成膜直後におけるA1/Ti積層膜のシート抵抗及びアニール後のA1/Ti積層膜のシート抵抗値との関係を示す図である。

【図4】図4は、本発明の第1の実施の形態の薄膜トランジスタを適用した液晶表示装置の断面図である。

【図5】図5は同じくその液晶表示装置の平面図であ

る。

【図6】図6は、図5のB-B線によるTFT部分の拡大断面図である。

【図7】図7は、第1の実施の形態の薄膜トランジスタの製造方法を示す断面図(その1)である。

【図8】図8は、第1の実施の形態の薄膜トランジスタの製造方法を示す断面図(その2)である。

【図9】図9は、第1の実施の形態の薄膜トランジスタの製造方法を示す断面図(その3)である。

【図10】図10は、第1の実施の形態の薄膜トランジスタの製造方法を示す断面図(その4)である。

【図11】図11は、第1の実施の形態の薄膜トランジスタの製造方法を示す断面図で(その5)ある。

【図12】図12は、本発明の第2の実施の形態の薄膜トランジスタの形成方法を示す断面図である。

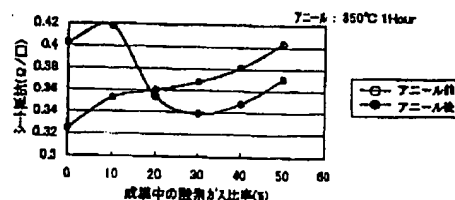
【図13】図13は本発明の第3の実施の形態における薄膜トランジスタの製造装置を示すブロック図である。

【符号の説明】

- 11, 31, 51…ガラス基板、
- 12a, 32a…ゲートバスライン、
- 12b, 32b…ゲート電極、
- 14, 34…ゲート絶縁膜、
- 15, 35…アモルファスシリコン膜(活性層)、
- 16, 36…チャネル保護膜、
- 17, 37…n⁺型アモルファスシリコン膜(オーミックコンタクト層)、
- 18a, 38a…データバスライン、
- 18b, 38b…ドレイン電極、
- 18c, 38c…ソース電極、
- 19, 39…保護絶縁膜、
- 20, 40…画素電極、
- 25…TFT、
- 30…TFT基板、
- 33a…A1膜、
- 33b…酸素を含んだA1膜、
- 33c…Ti膜、
- 49…液晶、
- 50…CF基板。

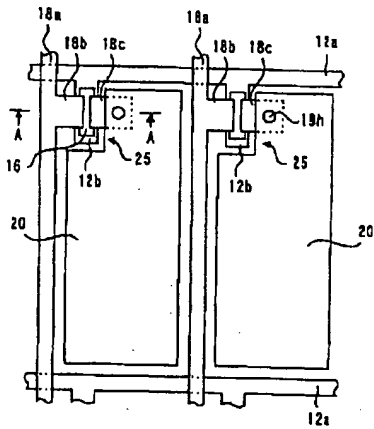
【図3】

酸素ガス比率とシート抵抗値



【図1】

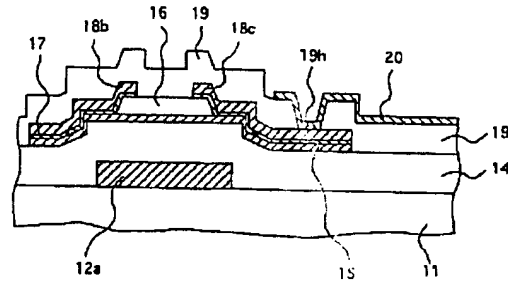
液晶表示装置のTFT基板



12a : ゲートバスライン
 18a : データバスライン
 20 : 画素電極
 25 : TFT

【図2】

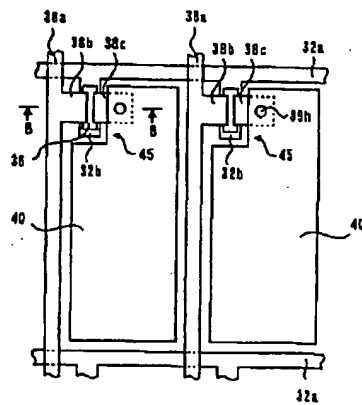
逆スタガー型TFT（従来技術）



11 : ガラス基板
 12a : ゲートバスライン
 14 : ゲート絶縁膜
 15 : アモルファスシリコン膜
 16 : 共通電極
 17 : ドレイン電極
 18a : ソース電極
 18b : ドレイン電極
 18c : ソース電極
 19 : 保護絶縁膜
 20 : 画素電極

【図5】

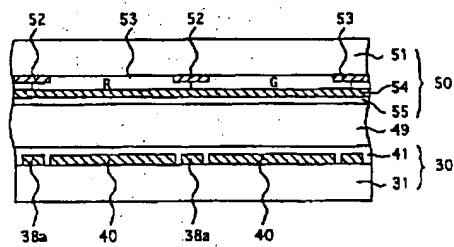
液晶表示装置のTFT基板



32a : ゲートバスライン
 38a : データバスライン
 40 : 画素電極
 41 : TFT

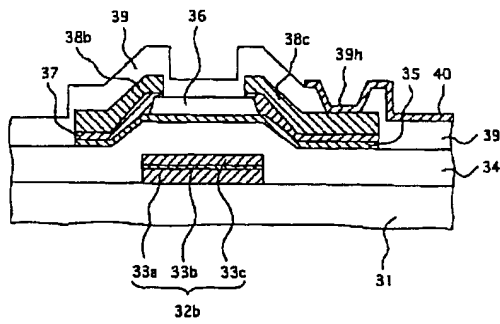
【図4】

液晶表示装置（平面図）



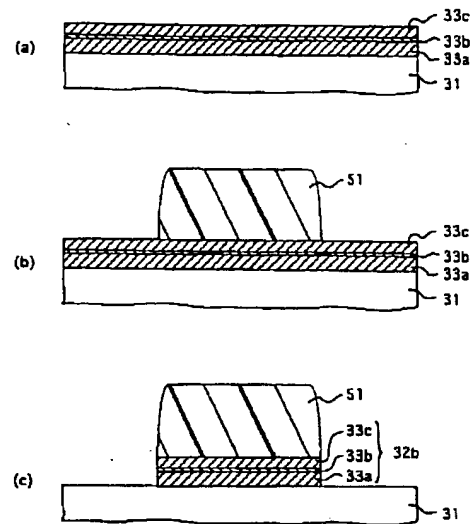
30 : TFT基板
 31, 51 : ガラス基板
 40 : 画素電極
 49 : 液晶
 50 : CF基板
 52 : ブラックマトリクス
 53 : カラーフィルタ
 54 : 対向電極

【図6】

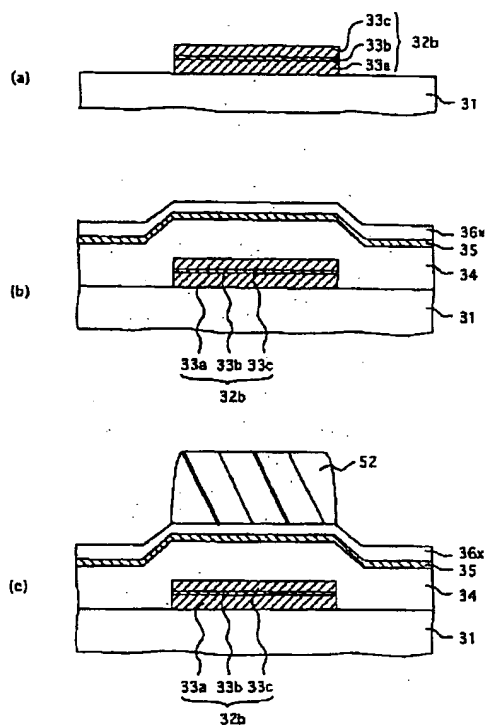


31: ガラス基板
32a: ゲートバスライン
33a: Al 膜
33b: 酸素を含んだAl 膜
33c: Ti 膜
34: ゲート絶縁膜
38b: ドレイン電極
38c: ソース電極
39: 保護絶縁膜
40: 凹部電極

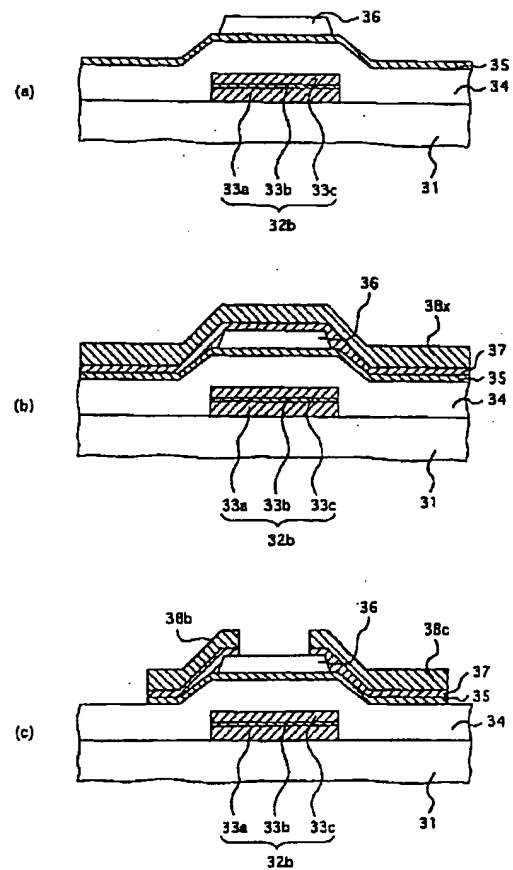
【図7】



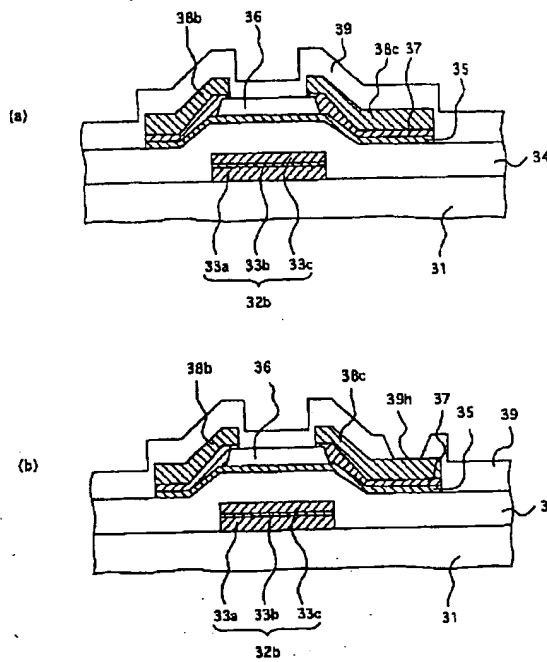
【図8】



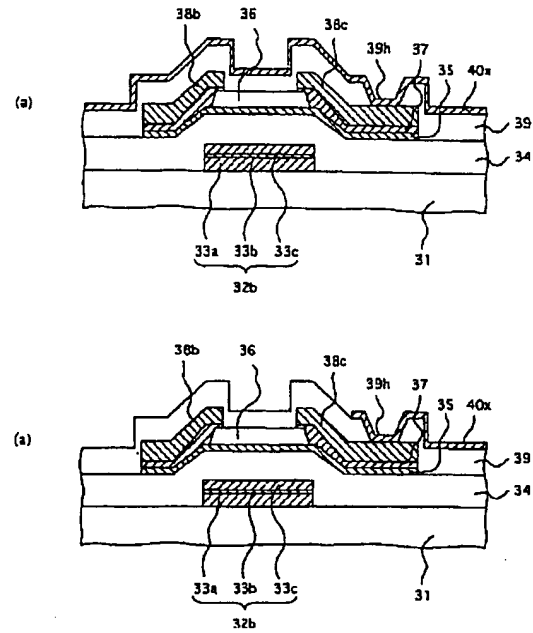
【図9】



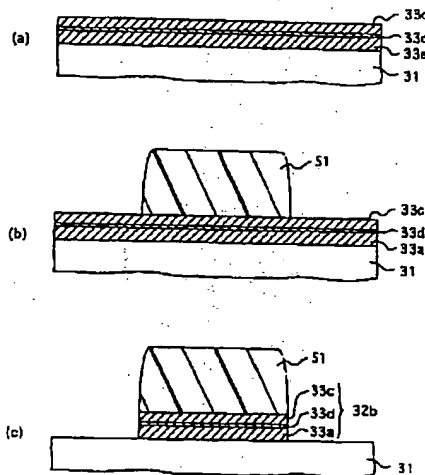
【図10】



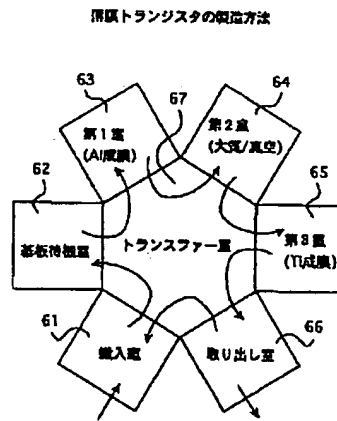
【図11】



【図12】



【図13】



フロントページの続き

(51)Int. Cl.?

識別記号

F I
H 01 L 29/78テーマコード(参考)
617M

Fターム(参考) 2H092 GA17 GA25 JA24 JA34 JA41
JA47 JB51 KA05 KB25 MA05
MA12 MA17 MA29 NA25 PA08
PA11 QA07
4M104 BB02 BB39 CC05 DD37 DD42
DD65 DD86 DD88 GG20 HH16
5F110 AA03 BB01 CC07 DD02 EE01
EE03 EE04 EE06 EE12 EE15
EE44 FF03 FF29 GG02 GG15
GG44 HK03 HK04 HK06 HK09
HK16 HK22 HK33 HK34 HL07
NN02 NN12 NN24 NN35 NN72
QQ09

P51001

JP 2002-26335

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to a thin film transistor suitable as a switching element of a large-sized and high definition liquid crystal display, and its manufacture approach especially about a thin film transistor (it is also called TFT below Thin Film Transistor:) and its manufacture approach.

[0002]

[Description of the Prior Art] A liquid crystal display can be driven by the low battery, has the advantage in which there is little power consumption while it is thin and lightweight, and it is widely used for various electronic equipment. Especially the liquid crystal display of an active matrix with which TFT was prepared for every pixel is excellent, so that it is equal to CRT (Cathode-Ray Tube) also in respect of display quality. For this reason, the liquid crystal display of an active matrix is used also for the display of pocket television, a personal computer, etc.

[0003] Common TN (Twisted Nematic) mold liquid crystal display has the structure which enclosed liquid crystal between two transparence glass substrates. A black matrix, a color filter, a counterelectrode, etc. are formed in one field side between two fields (opposed face) which counter both those glass substrates, and TFT, a pixel electrode, etc. are formed in the field side of another side. Furthermore, the polarizing plate is attached in the opposed face of each glass substrate, and the field of the opposite side, respectively. According to this, these two polarizing plates are arranged so that the polarization shaft of a polarizing plate may intersect perpendicularly mutually, and in the condition of not applying electric field, they penetrate light, and where electric field are impressed, they become the mode which shades, i.e., no MARI White mode. Moreover, when the polarization shaft of two polarizing plates is parallel, in the condition of not applying electric field, light is intercepted, and where electric field are impressed, it becomes the mode to penetrate, i.e., NOMA reeve rack mode. The substrate with which the TFT substrate, a call and a color filter, and the counterelectrode were hereafter formed in the substrate with which TFT, a pixel electrode, etc. were formed is called CF substrate.

[0004] Drawing 1 is the top view showing the TFT substrate of a liquid crystal display. Moreover, drawing 2 is a sectional view by the A-A line of drawing 1, and shows the structure of the conventional reverse stagger mold TFT. As shown in a TFT substrate at drawing 1, two or more gates bus-line 12a and two or more data bus line 18a are formed. Gate bus-line 12a and data bus line 18a intersect the right angle, and the field of each rectangle divided by such gate bus-line 12a and data bus line 18a serves as a pixel, respectively. TFT25 and the pixel electrode 20 are formed in each pixel. Gate electrode 12b of TFT25 is connected to gate bus-line 12a, and drain electrode 18b is connected to data bus line 18a. Moreover, source electrode 18c of TFT25 is connected to the pixel electrode 20 through 19h of contact holes.

[0005] With reference to the sectional view of drawing 2, the configuration of a TFT substrate is explained more to a detail. On the glass substrate 11, gate bus-line 12a and gate electrode 12b are formed. Such gate bus-line 12a and gate electrode 12b are covered with the insulator layer (gate dielectric film) 14 formed on the substrate 11. The amorphous silicon film 15 used as the barrier layer of TFT25 is formed in the predetermined field on gate dielectric film 14. And on this amorphous silicon

film 15, the channel protective coat 16 which consists of an insulating material like SiN is formed. [0006] n⁺ connected with the amorphous silicon film 15 at the both sides of the channel protective coat 16, respectively the mold amorphous silicon film (ohmic contact layer) 17 forms -- having -- **** -- this n⁺ the mold amorphous silicon film 17 top -- the data bus line 18 -- drain electrode 18b of a and TFT25 and source electrode 18c are formed.

[0007] Such data bus line 18a, drain electrode 18b, and source electrode 18c are covered with the protection insulator layer 19. On this protection insulator layer 19, the pixel electrode 20 which consists of ITO is formed. The pixel electrode 20 is electrically connected with source electrode 18c of TFT25 through 19h of contact holes formed in the protection insulator layer 19. And the pixel electrode 20 is covered with the orientation film (not shown) which consists of polyimide etc.

[0008] By the way, since gate bus-line 12a and gate electrode 12b are heated by the elevated temperature 300 degrees C or more at the time of formation of gate dielectric film 14, the thermal resistance to hillock generating is required. Moreover, since gate bus-line 12a is connected with the ITO film by part for the terminal area of the edge, it is required that the contact resistance to the ITO film should be low. For this reason, refractory metals, such as Cr (chromium) instead of aluminum (aluminum or an aluminium alloy: it is the same hereafter) currently generally used as a wiring material of a semiconductor device, are conventionally used as an ingredient of gate bus-line 12a and gate electrode 12b.

[0009]

[Problem(s) to be Solved by the Invention] In recent years, with liquid crystal display enlargement and highly-minute-izing, the width of face of gate bus-line 12a is narrow, and it is in the inclination for a wire length to become long. However, if the gate bus line and gate electrode of a large-sized and high definition liquid crystal display are formed with refractory metals, such as Cr, resistance will become high and poor switching will occur.

[0010] In order to avoid such a trouble, a gate bus line and a gate electrode may be made into a laminated structure with refractory metal film, such as aluminum film, Ti, or Mo. However, since it becomes the temperature of 300 degrees C or more at the time of gate-dielectric-film formation in the case of the reverse stagger mold TFT, in the laminated structure of aluminum film and a refractory metal, counter diffusion will happen by the interface of aluminum film and the refractory metal film, and a high resistive layer will arise. In spite of using aluminum for [this] a high resistive layer, the resistance of a gate bus line cannot be made small enough.

[0011] In order to prevent the counter diffusion of aluminum and a refractory metal, there is also the approach of forming the titanium nitride (TiN) film between aluminum film and the refractory metal film. However, although it is stable in physical properties and the high resistive layer by diffusion does not arise, since a film dry area arises, a nitride has the fault that the insulation of gate dielectric film will be barred. The purpose of this invention is offering the thin film transistor which prevents generating of a high resistive layer resulting from the counter diffusion in the interface of aluminum and a refractory metal, and can avoid a film dry area, and its manufacture approach.

[0012]

[Means for Solving the Problem] In the thin film transistor which the above-mentioned technical problem consisted of with the gate electrode, semi-conductor layer, and source drain electrode on a substrate The 1st layer which either [at least] said gate electrode or said source drain electrode becomes from aluminum or an aluminium alloy, It solves by the thin film transistor characterized by having a laminated structure with the middle class containing the oxygen inserted between the 2nd layer which consists of a refractory metal, and said 1st layer and said 2nd layer.

[0013] Moreover, the above-mentioned technical problem is set to the manufacture approach of the thin film transistor constituted with the gate electrode, semi-conductor layer, and source drain electrode on a substrate. The process which forms the 1st layer which carries out sputtering of aluminum or the aluminium alloy, and consists of aluminum or an aluminium alloy in either [at least] said gate electrode or said source drain electrode, The process which forms the interlayer who does sputtering of the gap or one sort of metals which be chosen from the group which consists of aluminum, an aluminium alloy, and a refractory metal on said 1st layer in the ambient atmosphere which contains oxygen gas by 20% or

more of ratio, and contains oxygen, It solves by the manufacture approach of the thin film transistor characterized by producing according to the process which forms the 2nd layer which carries out sputtering of the refractory metal and consists of a refractory metal on said interlayer.

[0014] Invention-in-this-application persons acquired knowledge that what is necessary is just to form the film containing oxygen between aluminum film and the refractory metal film, as a result of performing experiment examination variously that the counter diffusion between aluminum film and the refractory metal film should be avoided. Moreover, if aluminum film containing the oxygen in which the oxygen gas ratio carried out sputtering of the aluminum, and formed it in 20% or more of ambient atmosphere is annealed at an elevated temperature, it will also have become clear that sheet resistance falls.

[0015] Drawing 3 is drawing showing the result of having measured the sheet resistance of the Al/Ti cascade screen after taking the oxygen gas ratio (however, the remainder Ar gas) of the ambient atmosphere under membrane formation of aluminum film and Ti film along an axis of abscissa, taking sheet resistance along an axis of ordinate and annealing on the sheet resistance of the aluminum/Ti cascade screen immediately after membrane formation, and temperature conditions (it is 1 hour at 350 degrees C) equivalent to the time of gate dielectric film formation by 4 terminal method.

[0016] When an oxygen gas ratio is less than 20% so that clearly from this drawing 3, the sheet resistance of the cascade screen after annealing increases compared with an annealing front, but if an oxygen gas ratio exceeds 20%, the sheet resistance of the cascade screen after annealing will decrease compared with an annealing front. Moreover, insulation is not barred, even if the cascade screen after annealing does not have a surface film dry area, either and it forms an insulator layer on a cascade screen.

[0017] Then, in this invention, either [at least] a gate electrode or a source drain electrode considers as the laminated structure of the 1st layer which consists of aluminum (aluminum or aluminium alloy), the 2nd layer which consists of a refractory metal, and the interlayer containing the oxygen inserted between these 1st layer and the 2nd layer. Thereby, it is avoidable that a high resistive layer is formed between aluminum film (the 1st layer) and the refractory metal film (the 2nd layer) by heat.

[0018] In addition, it does not restrict to the condition of having not necessarily oxidized that the layer containing oxygen should just be in the condition that oxygen was contained in the metal. However, it is required for the conductivity between aluminum film and the refractory metal film not to be spoiled by the layer containing oxygen. As for the thickness of the layer containing oxygen, it is desirable that it is 2nm or more. The gap chosen from the group which consists of Ti (titanium), Mo (molybdenum), Cr (chromium), Ta (tantalum), and W (tungsten), for example as a refractory metal, one sort of metals, or its alloy can be used.

[0019]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained with reference to an attached drawing.

(Gestalt of the 1st operation) Similarly the sectional view of the TN liquid crystal display with which drawing 4 applied the thin film transistor of the gestalt of operation of the 1st of this invention, and drawing 5 are the top view of the TFT substrate of the liquid crystal display, and the expanded sectional view of the TFT part according [drawing 6] to the B-B line of drawing 5.

[0020] The liquid crystal display is constituted by the liquid crystal 49 enclosed between the TFT substrate 30, the CF substrate 50, and these TFT substrates 30 and the CF substrate 50 as shown in drawing 4. As shown in the TFT substrate 30 at drawing 5, two or more gate bus-lines 32a and two or more data bus line 38a are formed. Gate bus-line 32a and data bus line 38a intersect the right angle, and each rectangle field divided by such gate bus-line 32a and data bus line 38a serves as a pixel, respectively. The pixel electrode 40 of transparence and TFT45 are formed in each pixel. Gate electrode 32b of TFT45 is connected to gate bus-line 32a, and drain electrode 38b is connected to data bus line 38a. Moreover, source electrode 38c of TFT45 is connected to the pixel electrode 40 through 39h of contact holes.

[0021] With reference to the sectional view of the TFT part of drawing 6, the configuration of the TFT substrate 30 is explained more to a detail. On the substrate (henceforth a glass substrate) 31 which

consists of transperence insulators, such as glass, gate bus-line 32a and gate electrode 32b are formed as the 1st wiring layer. Such gate bus-line 32a and gate electrode 32b have a three-tiered structure of aluminum film (1st layer) 33a, aluminum film (interlayer) 33b containing oxygen, and Ti film (2nd layer) 33c from the bottom, and aluminum film 33b containing oxygen functions as a diffusion prevention layer.

[0022] Such gate bus-line 32a and gate electrode 32b are covered with the insulator layer (gate dielectric film) 34 formed on the substrate 31. The amorphous silicon film 35 used as the barrier layer of TFT45 is formed in the predetermined field on gate dielectric film 34 (upper part of gate electrode 32b). And on this amorphous silicon film 35, the channel protective coat 36 which consists of an insulating material like SiN is formed.

[0023] n⁺ connected with the amorphous silicon film 35 at the both sides of the channel protective coat 36, respectively the mold amorphous silicon film (ohmic contact layer) 37 forms -- having -- **** -- these n⁺ the mold amorphous silicon film 37 top -- as the 2nd wiring layer -- the data bus line 38 -- drain electrode 38b of a and TFT45 and source electrode 38c are formed.

[0024] Such data bus line 38a, drain electrode 38b, and source electrode 38c are covered with the protection insulator layer 39. On this protection insulator layer 39, the pixel electrode 40 which consists of ITO is formed. The pixel electrode 40 is electrically connected with source electrode 38c of TFT45 through 39h of contact holes formed in the protection insulator layer 39. And the pixel electrode 40 is covered with the orientation film 41 as shown in drawing 4.

[0025] The orientation film 41 is formed with polyimide, and orientation processing is performed in order to determine the direction of orientation of the liquid crystal molecule when impressing an electrical potential difference to the front face. As the typical approach of orientation processing, the rubbing method for grinding the front face of the orientation film 41 against an one direction with the roller made of cloth is learned. On the other hand, the CF substrate 50 is constituted by the black matrix 52 formed in the inferior-surface-of-tongue side of a glass substrate 51 and a glass substrate 51, a color filter 53, a counterelectrode 54, and the orientation film 55 as shown in drawing 4.

[0026] With metallic materials, such as Cr, the black matrix 52 is formed so that gate bus-line 32a of the TFT substrate 30, data bus line 38a, and the formation field of TFT45 may be shaded. There are three kinds of color filters 53, red (R), green (G), and blue (B), and the color filter 53 of any 1 color has countered one pixel electrode 40.

[0027] The transperence counterelectrode 54 which consists of ITO is formed in the bottom of a color filter 53. The orientation film 55 which consists of polyimide is formed in the bottom of this counterelectrode 54. Orientation processing is performed also to the front face of this orientation film 55. Drawing 7 - drawing 11 are the sectional views showing the manufacture approach of the thin film transistor of the gestalt this operation in order of a process.

[0028] First, sputtering of the aluminum is carried out putting in a glass substrate 31 in the chamber of a sputtering system, and introducing Ar gas by the flow rate of 140sccm(s) in a chamber, as shown in drawing 7 (a), and aluminum film (1st layer) 33a is formed on a glass substrate 31 at the thickness of about 100nm. Then, sputtering of the aluminum is carried out by the reactive-sputtering method, introducing Ar gas by 127sccm(s) and introducing oxygen by the flow rate of 54sccm(s) in the same chamber, and aluminum film (interlayer) 33b containing oxygen is formed in the thickness of about 5nm.

[0029] Subsequently, a glass substrate 31 is transported to another chamber, without breaking a vacuum. And sputtering of Ti is carried out introducing Ar gas by the flow rate of 140sccm(s) in a chamber, and Ti film (2nd layer) 33c is formed in the thickness of 50nm. Next, the photoresist film is applied on Ti film 33c, exposure and a development are performed, and as shown in drawing 7 (b), patterning of the photoresist film 51 is carried out to a predetermined configuration. Then, as shown in drawing 7 (c), gate electrode 32b is formed by using the photoresist film 51 as a mask, giving reactive ion etching using chlorine-based gas, and etching aluminum film 33b and aluminum film 33a containing Ti film 33c and oxygen collectively.

[0030] Next, as shown in drawing 8 (a), the resist film 51 is removed. And as shown in drawing 8 (b), the silicon nitride (SiN) film is formed as gate dielectric film 34 with a CVD method. With the gestalt of

this operation, although the temperature of a glass substrate 31 becomes 300 degrees C or more at this time, since aluminum film 33b containing oxygen is formed between aluminum film 33a and Ti film 33c, this film functions as a diffusion prevention layer, the counter diffusion of aluminum and Ti is prevented, and generation of a high resistive layer is avoided.

[0031] Then, the amorphous silicon film 35 used as the barrier layer of TFT45 is formed on gate dielectric film 34 with a CVD method, and silicon nitride film 36x which become the channel protective coat 36 on it further are formed. And the photoresist film is applied on silicon nitride film 36x, exposure and a development are performed, and as shown in drawing 8 (c), patterning of the photoresist film 52 is carried out to the configuration of a desired channel protective coat.

[0032] Subsequently, the resist film 52 is used as a mask, silicon nitride film 36x are etched, and as shown in drawing 9 (a), the channel protective coat 36 is formed. Then, the resist film 52 is removed. Next, n⁺ which becomes an ohmic contact layer with a CVD method as shown in drawing 9 (b) After forming the mold amorphous silicon film 37 all over a glass substrate 31 top, by the sputtering method, Ti, aluminum, and Ti are continuously formed in this sequence, and electric conduction film 38x are formed.

[0033] Next, with photolithography, as shown in drawing 9 (c), patterning of electric conduction film 38x, n⁺ mold amorphous silicon film 37, and the amorphous silicon film 35 is carried out, and data bus line 38a, drain electrode 38b, and source electrode 38c are formed. Then, as shown in drawing 10 (a), the protection insulator layer 39 is formed by depositing silicon nitride all over a glass substrate 31 top with a CVD method. And as shown in drawing 10 (b), 39h of contact holes which reach source electrode 38c is formed in the protection insulator layer 39. At this time, opening (not shown) which the amount of [of the edge of gate bus-line 32a and data bus line 38a] terminal area exposes to coincidence is also formed.

[0034] Subsequently, as shown in drawing 11 (a), sputtering of the ITO is carried out all over a glass substrate 31 top, and ITO film 40x are formed. And as shown in drawing 11 (b), patterning of ITO film 40x is carried out, and the wrap covering film (not shown) is formed for a part for the terminal area of the edge of the pixel electrode 40, and gate bus-line 32a and data bus line 38a. Then, the wrap orientation film 41 is formed for the pixel electrode 40 top with polyimide etc. Thereby, a TFT substrate is completed.

[0035] Since gate bus-line 32a and gate electrode 32b have the three-tiered structure of aluminum film 33a, aluminum film 33b containing the oxygen which functions as a diffusion prevention layer, and Ti film 33c that consists of a refractory metal with the gestalt of this operation In the formation process of gate dielectric film 34, even if heated by the temperature of 300 degrees C or more, it is avoided that a high resistive layer is formed between aluminum film 33a and Ti film 33c. Thereby, as for the liquid crystal display of the gestalt of this operation, the resistance of a gate bus line becomes small.

[0036] The liquid crystal display of a 15inchXGA (1024x768 dots) mold was actually produced by the above-mentioned approach, the resistance of a gate bus line was measured, and the resistance of the gate bus line of the liquid crystal display of structure was compared conventionally. Consequently, with the liquid crystal display of structure, that whose resistance of a gate bus line was 18kohm was able to make it low with 14.7kohm with the structure of the gestalt of this operation conventionally. However, the width of face of a gate bus line is 8 micrometers, and die length is 304mm.

[0037] In addition, with the gestalt of the above-mentioned implementation, this invention is applied to gate bus-line 32a and gate electrode 32b which are influenced of the heat at the time of gate-dielectric-film formation, and data bus line 38a, drain electrode 38b, and source electrode 38c are taken as the laminated structure of Ti/aluminum/Ti. Since the protection insulator layer 39 on such data bus line 38a, drain electrode 38b, and source electrode 38c is formed at comparatively low temperature, the high resistive layer according to the counter diffusion of aluminum and Ti as a laminated structure of Ti/aluminum/Ti cannot generate data bus line 38a, drain electrode 38b, and source electrode 38c easily. However, data bus line 38a, drain electrode 38b, and source electrode 38c are also good also as structure which sandwiched the film containing oxygen between aluminum film and the refractory metal film like gate bus-line 32a and gate electrode 32b.

[0038] Moreover, although the 2nd layer was formed by Ti with the gestalt of the above-mentioned

implementation, you may form with the gap chosen from the group which consists of Ti (titanium), Mo (molybdenum), Cr (chromium), Ta (tantalum), and W (tungsten), one sort of metals, or its alloy.

(Gestalt of the 2nd operation) Drawing 12 is the sectional view showing the formation approach of the thin film transistor of the gestalt operation of the 2nd of this invention.

[0039] First, sputtering of the aluminum is carried out arranging a glass substrate 31 in the chamber of a sputtering system, and introducing Ar gas by the flow rate of 140sccm(s) in a chamber, as shown in drawing 12 (a), and aluminum film (1st layer) 33a whose thickness is about 100nm is formed. Then, a glass substrate 31 is transported to another chamber, without breaking a vacuum, sputtering of Ti is carried out by the reactive-sputtering method, introducing Ar gas by 127sccm(s) and introducing oxygen by the flow rate of 54sccm(s) in a chamber, and 33d (interlayer) of Ti layers containing oxygen is formed in thickness of about 5nm.

[0040] Subsequently, in the same chamber, sputtering of Ti is carried out in the ambient atmosphere which introduced Ar gas by the flow rate of 140sccm(s), and Ti film (2nd layer) 33c is formed in thickness of about 50nm. Next, the photoresist film is applied on Ti film 33c, exposure and a development are performed, and as shown in drawing 12 (b), patterning of the photoresist film 51 is carried out to a predetermined pattern. Then, as shown in drawing 12 (c), gate electrode 32b is formed by using the photoresist film 51 as a mask, giving reactive ion etching using chlorine-based gas, and etching 33d of Ti film and aluminum film 33a containing Ti film 33c and oxygen collectively.

[0041] Since future processes are the same as the gestalt of the 1st operation, explanation is omitted here. In the gestalt of this operation, 33d of Ti film containing oxygen functions as a diffusion prevention layer, and the counter diffusion between aluminum film 33a and Ti film 33c is prevented at the time of gate-dielectric-film formation. Thereby, also in this invention, the same effectiveness as the gestalt of the 1st operation can be acquired.

[0042] In addition, although the middle class and the 2nd layer were formed by sputtering of Ti with the gestalt of the above-mentioned implementation, sputtering of the gap chosen from the group which consists of Ti (titanium), Mo (molybdenum), Cr (chromium), Ta (tantalum), and W (tungsten), one sort of metals, or its alloy may be carried out, and it may be formed.

(Gestalt of the 3rd operation) The gestalt of the 3rd operation is explained hereafter. The point that the gestalt of this operation differs from the gestalt of the 1st operation is for the formation approaches of a gate bus line and a gate electrode to differ, and since other configurations are the same as that of the gestalt of the 1st operation fundamentally, explanation of the overlapping part is omitted.

[0043] Drawing 13 is the block diagram showing the manufacturing installation of a thin film transistor. This equipment is constituted by the carrying-in room 61, the substrate standby room 62, aluminum membrane formation room (the 1st room) 63, the vent processing room (the 2nd room) 64, Ti membrane formation room (the 3rd room) 65, the substrate ejection room 66, and the transfer room 67. Each ** 61-67 is divided with the door. Moreover, each can connect with an exhauster and each ** 61-67 can make each part store exhaust air now according to an individual.

[0044] Hereafter, the manufacture approach of the thin film transistor which used above-mentioned equipment is explained. First, each indoor Ayr of the substrate standby room 62, aluminum membrane formation room 63, the vent processing room 64, Ti membrane formation room 65, the ejection room 66, and the transfer room 67 is fully exhausted. Next, after putting a glass substrate into the carrying-in room 61, the inside of the carrying-in room 61 is exhausted enough. And a substrate is transported to the substrate standby room 62 through the transfer room 67 from the carrying-in room 61. And a glass substrate is transported to aluminum membrane formation room 63 through the transfer room 67 from the substrate standby room 62.

[0045] Next, at aluminum membrane formation room 63, sputtering of the aluminum is carried out introducing Ar gas by the flow rate of 140sccm(s), and aluminum film (the 1st layer) is formed on a substrate at the thickness of about 100nm. Then, a glass substrate is transported to the vent processing room 64 through the transfer room 67 from aluminum membrane formation room 63. At the vent processing room 64, if a glass substrate is transported indoors, atmospheric air will be introduced indoors. Thereby, the natural oxidation film (interlayer) is formed in the front face of aluminum film.

[0046] Thus, after the natural oxidation film is formed in the front face of aluminum film, re-** is made

into a vacua for the inside of the vent processing room 64. And a glass substrate is transported to Ti membrane formation room 65 through the transfer room 67 from the vent processing room 64. At Ti membrane formation room 64, sputtering of Ti is carried out introducing Ar gas by the flow rate of 140sccm(s), and Ti film (the 2nd layer) is formed in thickness of 50nm. Thereby, the cascade screen of the structure which sandwiched the natural oxidation film is formed between aluminum film and Ti film.

[0047] Next, a glass substrate is transported to an ejection room through the transfer room 67 from Ti membrane formation room 65. Then, after shutting the door between the transfer room 67 and the ejection room 66, the ejection room 66 is made into atmospheric pressure, and a glass substrate is taken out. Subsequently, patterning of the cascade screen of the three-tiered structure of aluminum film, the natural oxidation film, and Ti film is carried out with photolithography, and a gate bus line and a gate electrode are formed. Since the subsequent process is the same as the gestalt of the 1st operation, explanation is omitted here.

[0048] According to the gestalt of this operation, since the gate bus line and the gate electrode are made into the three-tiered structure of aluminum film, the natural oxidation film, and Ti film, the counter diffusion by the heat between aluminum film and Ti film is prevented by the natural oxidation film. Thereby, electrode wiring of low resistance can be obtained. In addition, although the above-mentioned gestalt of the 1st - the 3rd operation explained the case where this invention was applied to a TN liquid crystal display, the applicability of this invention is not limited to a TN liquid crystal display by this, and this invention can be applied to liquid crystal displays, such as for example, an IPS (In-Plane Switching) mold liquid crystal display and a MVA (Multi-domain Vertical Alignment) mold liquid crystal display, and the electronic equipment which used other thin film transistors.

[0049] (Additional remark 1) The thin film transistor characterized by to have a laminated structure with the middle class containing the oxygen inserted in the thin film transistor constituted with the gate electrode, semi-conductor layer, and source drain electrode on a substrate between the 1st layer which either [at least] said gate electrode or said source drain electrode becomes from aluminum or an aluminium alloy, the 2nd layer which consists of a refractory metal, and said 1st layer and said 2nd layer.

[0050] (Additional remark 2) Said interlayer is a thin film transistor given in the additional remark 1 characterized by being constituted by any one sort in the refractory metal containing the aluminum containing oxygen, the aluminium alloy containing oxygen, and oxygen.

(Additional remark 3) Said refractory metal is a thin film transistor given in the additional remark 1 characterized by being the gap chosen from the group which consists of Ti (titanium), Mo (molybdenum), Cr (chromium), Ta (tantalum), and W (tungsten), one sort of metals, or its alloy.

[0051] In the manufacture approach of the thin film transistor constituted with the gate electrode, semi-conductor layer, and source drain electrode on a substrate (Additional remark 4) Sputtering of aluminum or the aluminium alloy is carried out for either [at least] said gate electrode or said source drain electrode. The process which forms the 1st layer which consists of aluminum or an aluminium alloy, Sputtering of the gap or one sort of metals choose oxygen gas from the group which consists of aluminum, an aluminium alloy, and a refractory metal on said 1st layer in the ambient atmosphere included by 20% or more of ratio is carried out. The manufacture approach of the thin film transistor characterized by producing according to the process which forms the interlayer containing oxygen, and the process which forms the 2nd layer which carries out sputtering of the refractory metal on said interlayer, and consists of a refractory metal.

[0052] In the manufacture approach of the thin film transistor constituted with the gate electrode, semi-conductor layer, and source drain electrode on a substrate (Additional remark 5) The process which forms the 1st layer which carries out sputtering of aluminum or the aluminium alloy, and consists of aluminum or an aluminium alloy in either [at least] said gate electrode or said source drain electrode, The manufacture approach of the thin film transistor characterized by producing according to the process which forms the interlayer who the front face of said 1st layer is oxidized in the ambient atmosphere containing oxygen, and consists of an oxide film, and the process which forms the 2nd layer which carries out sputtering of the refractory metal and consists of a refractory metal on said 1st layer.

[0053] Two or more gate bus lines formed on the insulating substrate, and two or more data bus lines formed in the direction which intersects said gate bus line on said insulating substrate, (Additional remark 6) In the liquid crystal display which has the thin film transistor and pixel electrode which were formed in each pixel field divided by said gate bus line and said data bus line, respectively Either [at least] said gate bus line or said data bus line The liquid crystal display characterized by having a laminated structure with the interlayer containing the oxygen inserted between the 1st layer which consists of aluminum or an aluminium alloy, the 2nd layer which consists of a refractory metal, and said 1st layer and said 2nd layer.

[0054] The process which forms the 1st layer which consists of aluminum or an aluminium alloy on an insulating substrate, (Additional remark 7) The process which forms the interlayer containing oxygen on said 1st layer, and the process which forms the 2nd layer which consists of a refractory metal on said interlayer, Patterning of the cascade screen of said 1st layer, said interlayer, and said 2nd layer is carried out. The process which forms a gate electrode and a gate bus line, and the process which forms gate dielectric film on said gate electrode and said gate bus line, The process which forms the barrier layer, the source electrode, drain electrode, and data bus line of a thin film transistor on said gate dielectric film, The process which forms a protection insulator layer all over said insulating-substrate top, and the process which removes said upper insulator layer of each terminal of said gate gas line and said drain bus line in the upper part of said source electrode, and a list, The manufacture approach of the liquid crystal display characterized by having the process which forms the transparence conductor film on said protection insulator layer, carries out patterning of this transparence conductor film, and forms a pixel electrode.

[0055] (Additional remark 8) The interlayer containing said oxygen is the manufacture approach of a liquid crystal display given in the additional remark 7 characterized by carrying out sputtering of the gap or one sort of metals which be chosen from the group which consists of aluminum, an aluminium alloy, and a refractory metal, and forming them in the ambient atmosphere which contains oxygen gas 20% or more. (Additional remark 9) The interlayer containing said oxygen is the manufacture approach of a liquid crystal display given in the additional remark 7 characterized by carrying out natural oxidation of the front face of said aluminum or the aluminium alloy film, and forming it.

[0056]

[Effect of the Invention] Since either [at least] the gate electrode or the source drain electrode has the laminated structure of the 1st layer which consists of aluminum or an aluminium alloy, the 2nd layer which consists of a refractory metal, and the interlayer containing the oxygen inserted between the 1st and 2nd layers according to the thin film transistor of this invention as explained above, a high resistive layer is not formed between the aluminum film and the refractory metal film, and there is also no film dry area. Therefore, if the thin film transistor of this invention is used as a switching element of a liquid crystal display, a large-sized and high definition liquid crystal display will be realized.

[0057] Moreover, since the interlayer who does sputtering of aluminum or the refractory metal, and functions as a diffusion prevention layer in the ambient atmosphere which contains oxygen gas by 20% or more of ratio is formed according to the manufacture approach of the thin film transistor of this invention, the counter diffusion between aluminum film and the refractory metal film can be prevented. Moreover, it is also the same as when the natural oxidation film is used as a diffusion prevention layer.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The thin film transistor characterized by having a laminated structure with the middle class containing the oxygen inserted in the thin film transistor constituted with the gate electrode, semi-conductor layer, and source drain electrode on a substrate between the 1st layer which either [at least] said gate electrode or said source drain electrode becomes from aluminum or an aluminium alloy, the 2nd layer which consists of a refractory metal, and said 1st layer and said 2nd layer.

[Claim 2] In the manufacture approach of the thin film transistor constituted with the gate electrode, semi-conductor layer, and source drain electrode on a substrate The process which forms the 1st layer which carries out sputtering of aluminum or the aluminium alloy, and consists of aluminum or an aluminium alloy in either [at least] said gate electrode or said source drain electrode, The process which forms the interlayer who does sputtering of the gap or one sort of metals which be chosen from the group which consists of aluminum, an aluminium alloy, and a refractory metal on said 1st layer in the ambient atmosphere which contains oxygen gas by 20% or more of ratio, and contains oxygen, The manufacture approach of the thin film transistor characterized by producing according to the process which forms the 2nd layer which carries out sputtering of the refractory metal and consists of a refractory metal on said interlayer.

[Claim 3] In the manufacture approach of the thin film transistor constituted with the gate electrode, semi-conductor layer, and source drain electrode on a substrate The process which forms the 1st layer which carries out sputtering of aluminum or the aluminium alloy, and consists of aluminum or an aluminium alloy in either [at least] said gate electrode or said source drain electrode, The manufacture approach of the thin film transistor characterized by producing according to the process which forms the interlayer who the front face of said 1st layer is oxidized in the ambient atmosphere containing oxygen, and consists of an oxide film, and the process which forms the 2nd layer which carries out sputtering of the refractory metal and consists of a refractory metal on said 1st layer.

[Claim 4] Two or more gate bus lines formed on the insulating substrate, and two or more data bus lines formed in the direction which intersects said gate bus line on said insulating substrate, In the liquid crystal display which has the thin film transistor and pixel electrode which were formed in each pixel field divided by said gate bus line and said data bus line, respectively Either [at least] said gate bus line or said data bus line The liquid crystal display characterized by having a laminated structure with the interlayer containing the oxygen inserted between the 1st layer which consists of aluminum or an aluminium alloy, the 2nd layer which consists of a refractory metal, and said 1st layer and said 2nd layer.

[Claim 5] The process which forms the 1st layer which consists of aluminum or an aluminium alloy on an insulating substrate, The process which forms the interlayer containing oxygen on said 1st layer, and the process which forms the 2nd layer which consists of a refractory metal on said interlayer, Patterning of the cascade screen of said 1st layer, said interlayer, and said 2nd layer is carried out. The process which forms a gate electrode and a gate bus line, and the process which forms gate dielectric film on said gate electrode and said gate bus line, The process which forms the barrier layer, the source electrode, drain electrode, and data bus line of a thin film transistor on said gate dielectric film, The manufacture approach of the liquid crystal display characterized by having the process which forms a

protection insulator layer all over said insulating-substrate top, and the process which forms the transparence conductor film on said protection insulator layer, carries out patterning of this transparence conductor film, and forms a pixel electrode.

[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.